

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-035881
 (43)Date of publication of application : 07.02.1997

(51)Int.Cl.

H05B 41/24

(21)Application number : 07-184535

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 20.07.1995

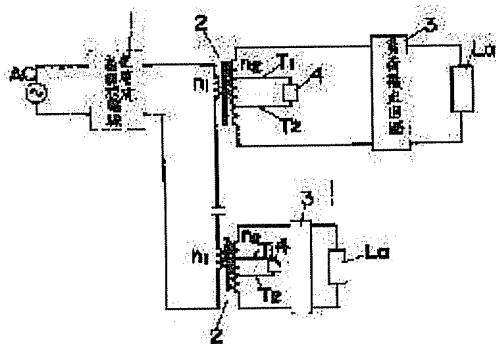
(72)Inventor : FUJIMOTO KOJI
 OKUDE AKIO
 HIRATOMO YOSHIMITSU
 ICHIMURA SHIYOUNGO
 KUDO YASUHIRO

(54) LIGHTING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a lighting system inexpensively with small size while a secondary side output of a current transformer can be low suppressed at no-load.

SOLUTION: A discharge lamp L_a , which is a load, and a load detecting circuit 3, which detects a condition of the discharge lamp L_a under no-load or the like, are connected in parallel to each other between both ends of a secondary winding n_2 of a current transformer 2. Two intermediate taps T_1 , T_2 are provided in the secondary winding n_2 of the current transformer 2, and is provided a short-circuit 4 for short-circuiting between these intermediate taps T_1 , T_2 . Accordingly, in an ordinary state, the short-circuit 4 is placed under an opened condition, and a secondary side output of the current transformer 2 is supplied to the discharge lamp L_a to light it. On the other hand, when no-load is detected in the load detecting circuit 3, the short-circuit 4 is operated to short-circuit between the intermediate taps T_1 , T_2 , so that generating hazardous high voltage can be prevented. Here by providing the short-circuit 4 between the intermediate taps T_1 , T_2 , withstand voltage required for the short-circuit 4 can be decreased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51)Int.Cl.⁶
H 0 5 B 41/24

識別記号

序内整理番号

F I
H 0 5 B 41/24技術表示箇所
G
D

審査請求 未請求 請求項の数 5 O L (全 9 頁)

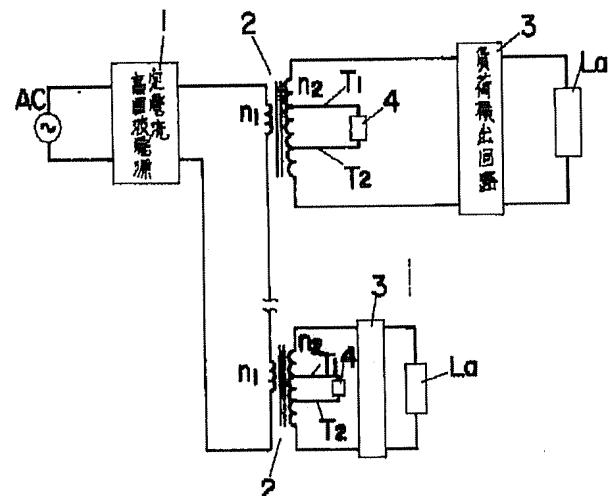
(21)出願番号 特願平7-184535
(22)出願日 平成7年(1995)7月20日(71)出願人 000005832
松下電工株式会社
大阪府門真市大字門真1048番地
(72)発明者 藤本 幸司
大阪府門真市大字門真1048番地松下電工株
式会社内
(72)発明者 奥出 章雄
大阪府門真市大字門真1048番地松下電工株
式会社内
(72)発明者 平伴 喜光
大阪府門真市大字門真1048番地松下電工株
式会社内
(74)代理人 弁理士 石田 長七 (外2名)
最終頁に続く

(54)【発明の名称】 照明装置

(57)【要約】

【課題】無負荷時における電流トランスの2次側出力を低く抑えることができるとともに安価で且つ小型な照明装置を提供する。

【解決手段】電流トランス2の2次巻線n₂の両端間に負荷である放電灯L_aと、無負荷等の放電灯L_aの状態を検出すする負荷検出回路3とが互いに並列に接続されている。また、電流トランス2の2次巻線n₂には2つの中間タップT₁、T₂が設けてあり、この中間タップT₁、T₂間を短絡する短絡回路4を備えている。したがって、通常時には短絡回路4は開放状態であって電流トランス2の2次側出力が放電灯L_aに供給されて点灯する。一方、負荷検出回路3にて無負荷が検出されると短絡回路4が作動し、中間タップT₁、T₂間を短絡して危険な高電圧の発生を防止できる。ここで、短絡回路4が中間タップT₁、T₂間に設けられているため、短絡回路4に必要とされる耐圧を低下できる。



1 定電流高周波電源
2 電流トランス
3 負荷検出回路
4 短絡回路
T₁, T₂ 中間タップ

【特許請求の範囲】

【請求項 1】 定電流高周波電源と、この定電流高周波電源の出力端間に 1 次巻線が直列に接続された 1 乃至複数の電流トランスと、各電流トランスの 2 次巻線の両端間に接続された 1 乃至複数の放電灯と、各電流トランスの 2 次巻線に 1 乃至複数設けられた中間タップ同士あるいは中間タップと 2 次巻線の一端とを短絡する 1 乃至複数の短絡回路と、各電流トランスの 2 次側出力に基づいて負荷である放電灯の状態を検出する 1 乃至複数の負荷検出回路とを備え、各負荷検出回路にて無負荷を検出したときに対応する短絡回路を動作させて各電流トランスの 2 次巻線の一部を短絡して成ることを特徴とする照明装置。

【請求項 2】 各短絡回路の入力側に整流回路を設けるとともに、電流トランスの 2 次側短絡経路をオン、オフする直流スイッチ素子を短絡回路に具備したことを特徴とする請求項 1 記載の照明装置。

【請求項 3】 各負荷検出回路は、電流トランスの 2 次巻線の両端電圧を検出することで放電灯の状態を検出し、検出電圧が所定値以上のときに短絡回路を動作させて成ることを特徴とする請求項 1 又は 2 記載の照明装置。

【請求項 4】 各電流トランスの両端間に順に第 1 乃至第 3 の中間タップを設け、第 1 及び第 3 の中間タップにそれぞれダイオードのアノードを接続するとともにこれら 2 つのダイオードのカソード同士を短絡回路の入力側の一端に共通接続し、短絡回路の入力側の他端を第 1 及び第 3 の中間タップの中点に設けられた第 2 の中間タップに接続するとともに、第 1 及び第 2 の中間タップ間に短絡回路と並列に負荷検出回路を設けて成ることを特徴とする請求項 1 ~ 3 記載の照明装置。

【請求項 5】 短絡回路が具備する直流スイッチ素子としてサイリスタを用いたことを特徴とする請求項 2 ~ 4 記載の照明装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、定電流高周波電源の出力を電流トランスを介して放電灯に供給し点灯させる照明装置に関するものである。

【0002】

【従来の技術】 図 12 は、特開平 6-325886 号公報に記載された従来の照明装置の一例を示す回路図である。この照明装置は、商用電源 A C に接続された定電流高周波電源 1 の出力端に複数の電流トランス 2 の 1 次巻線 n_1 がそれぞれ直列に接続されており、かつ、各電流トランス 2 の 2 次巻線 n_2 の両端間に負荷である放電灯 L_a が接続されている。すなわち、定電流高周波電源 1 から出力された高周波電流により各電流トランス 2 の 2 次巻線 n_2 にも高周波電流が誘起され、電流トランス 2 の 2 次側出力である上記高周波電流が各放電灯 L_a に供

給されて各放電灯 L_a が点灯されるようになっている。

【0003】

【発明が解決しようとする課題】 ところで、いずれかの電流トランス 2 の 2 次側に放電灯 L_a が接続されていないような場合には、定電流高周波電源 1 により無負荷状態の電流トランス 2 にも高周波電流が供給されるために電流トランス 2 の 2 次側に高電圧が発生し、感電や電撃等の危険な状態が引き起こされる可能性を含んでいる。そこで、上記従来例では電流トランス 2 の 2 次巻線 n_2 の両端間に放電灯 L_a と並列に負荷検出回路 3' がそれぞれ設けられており、この負荷検出回路 3' によって負荷である放電灯 L_a の有無を検出し、無負荷時には電流トランス 2 の 2 次巻線 n_2 の両端間に接続された短絡回路 4' を動作させて電流トランス 2 の 2 次側を短絡し、高電圧の発生を防いで上述のような危険な状態が引き起こされるのを防止するようになっている。

【0004】 しかしながら、上記従来構成では、短絡回路 4' において短絡経路をオン、オフするスイッチ手段 SW の両端には、放電灯 L_a の始動時において始動に必要とされる高電圧がそのまま印加されることになるから、スイッチ手段 SW には上記始動時の高電圧以上の耐圧を有するものを用いなければならず、回路全体の大型化やコストアップにつながるという問題があった。

【0005】 本発明は上記問題に鑑みて為されたものであり、その目的とするところは、無負荷時における電流トランスの 2 次側出力を低く抑えることができるとともに安価で且つ小型な照明装置を提供することにある。

【0006】

【課題を解決するための手段】 請求項 1 の発明は、上記目的を達成するために、定電流高周波電源と、この定電流高周波電源の出力端間に 1 次巻線が直列に接続された 1 乃至複数の電流トランスと、各電流トランスの 2 次巻線の両端間に接続された 1 乃至複数の放電灯と、各電流トランスの 2 次巻線に 1 乃至複数設けられた中間タップ同士あるいは中間タップと 2 次巻線の一端とを短絡する 1 乃至複数の短絡回路と、各電流トランスの 2 次側出力に基づいて負荷である放電灯の状態を検出する 1 乃至複数の負荷検出回路とを備え、各負荷検出回路にて無負荷を検出したときに対応する短絡回路を動作させて各電流トランスの 2 次巻線の一部を短絡して成るものであり、電流トランスの 2 次側に負荷である放電灯が接続されていないような無負荷状態のときには短絡回路にて電流トランスの 2 次側の一部を短絡させることで高電圧の発生を防止し、しかも、正常な状態では短絡回路が電流トランスの 2 次巻線に設けられた中間タップ同士あるいは中間タップと 2 次巻線の一端との間に設けられていることから、放電灯の始動時において短絡回路に印加される電圧を始動に必要とする高電圧よりも低下させることができる。

【0007】 請求項 2 の発明は、請求項 1 の発明におい

て、各短絡回路の入力側に整流回路を設けるとともに、電流トランスの2次側短絡経路をオン、オフする直流スイッチ素子を短絡回路に具備したものであり、無負荷時には直流スイッチ素子がオンされることで電流トランスの2次側の一部が短絡されて高電圧の発生が防止され、しかも、直流スイッチ素子の耐圧は放電灯の始動電圧よりも低く抑えることができ、回路構成の簡素化とコストダウンとを図ることができる。

【0008】請求項3の発明は、請求項1又は2の発明において、各負荷検出回路が、電流トランスの2次巻線の両端電圧を検出することで放電灯の状態を検出し、検出電圧が所定値以上のときに短絡回路を動作させて成るものであり、負荷検出回路の構成を簡素化して小型化とコストダウンとが図れる。請求項4の発明は、請求項1～3の発明において、各電流トランスの両端間に順に第1乃至第3の中間タップを設け、第1及び第3の中間タップにそれぞれダイオードのアノードを接続するとともにこれら2つのダイオードのカソード同士を短絡回路の入力側の一端に共通接続し、短絡回路の入力側の他端を第1及び第3の中間タップの中点に設けられた第2の中間タップに接続するとともに、第1及び第2の中間タップ間に短絡回路と並列に負荷検出回路を設けて成るものであり、負荷検出回路に印加される電圧も低下させることができ、負荷検出回路に使用する回路素子の耐圧を低くすることができる。

【0009】請求項5の発明は、請求項2～4の発明において、短絡回路が具備する直流スイッチ素子としてサイリスタを用いたものであり、短絡状態を保持するための回路が必要でなくなり、小型化とコストダウンが図れる。

【0010】

【発明の実施の形態】

(実施形態1) 図1は本発明の第1の実施形態を示す回路ブロック図である。商用交流電源ACに接続された定電流高周波電源1の出力端間に、複数の電流トランス2の1次巻線n₁が互いに直列に接続されている。そして、各電流トランス2の2次巻線n₂の両端間に負荷である放電灯L_aと、無負荷等の放電灯L_aの状態を検出する負荷検出回路3とが並列に接続されている。さらに、本発明においては、電流トランス2の2次巻線n₂に2つの中間タップT₁、T₂を設けるとともに、これら中間タップT₁、T₂間に短絡する短絡回路4を設けてある。

【0011】図2は負荷検出回路3及び短絡回路4の詳細な回路図を示すものであり、短絡回路4は負荷検出回路3が具備するリレーR_yのノーマリオフ接点rにて構成され、このノーマリオフ接点rが電流トランス2の2次巻線n₂の中間タップT₁、T₂間に接続されている。ここで、1次巻線n₁の巻数をN₁、2次巻線n₂の一端(図中の点イ)から一方の中間タップT₁までの

巻数をN₂、中間タップT₁、T₂間の巻数をN₃、中間タップT₂から2次巻線n₂の他端(図中の点ロ)までの巻数をN₄とする。

【0012】一方、負荷検出回路3は、電流トランス2の2次巻線n₂の両端に入力側が接続されたダイオードブリッジDBと、ダイオードブリッジDBの脈流输出力を平滑する平滑コンデンサC₀と、平滑コンデンサC₀と並列に接続された抵抗R₁、R₂の直列回路と、抵抗R₃及びツエナーダイオードZD₁を介して抵抗R₁、R₂の接続点にゲートが接続されたサイリスタThと、このサイリスタThのアノード・カソード間に抵抗R₄及び直流電源5とともに直列に接続されたリレーR_yとを備えている。なお、直流電源5は正極側が抵抗R₄を介してリレーR_y及びサイリスタThのアノードに接続され、負極側がダイオードブリッジDBの負極側の出力端に接続されている。また、ツエナーダイオードZD₁は、サイリスタThのゲートにアノードが、抵抗R₃を介して抵抗R₁、R₂の接続点にカソードがそれぞれ接続されている。なお、各電流トランス2に接続される負荷検出回路3等の構成は共通であるから、図においては1つの電流トランス2についてのみ図示し、他の電流トランス2に関しては図示及び説明は省略する。

【0013】次に、上記回路構成における動作について、図3のタイムチャートを参照しながら説明する。なお、図3(a)は電流トランス2の2次巻線n₂間(図2における点イ～点ロ間)の両端電圧すなわち電流トランス2の出力電圧V₂、同図(b)はこの出力電圧V₂がダイオードブリッジDB及び平滑コンデンサC₀にて整流平滑された後の直流電圧を分圧した検出電圧V_aとツエナーダイオードZD₁のツエナーディオードV_z、同図(c)はサイリスタThのゲートに印加されるトリガ信号、同図(d)はリレーR_yの励磁電流をそれぞれ示している。

【0014】ここで、時刻t₁において始動を開始したとすると電流トランス2の出力電圧V₂は放電灯L_aの始動に必要な高電圧まで上昇する。このとき、検出電圧V_aは平滑コンデンサC₀と分圧抵抗R₁、R₂の時定数により決まるカーブで上昇するため、出力電圧V₂に比較して検出電圧V_aの上昇の仕方は緩やかとなる。そして、放電灯L_aが始動すると出力電圧V₂は下降して放電灯L_aを定常点灯させるための一定電圧となる(時刻t₂以降)。このとき、検出電圧V_aはツエナーディオードV_zにまで達しないためにサイリスタThがトリガされず、したがって、リレーR_yには励磁電流は流れないからノーマリオフ接点rは開成されており、放電灯L_aは点灯状態を維持することになる。

【0015】一方、放電灯L_aが電流トランス2の2次側から取り外されたり、放電灯L_aの寿命によりフィラメントが断線して不点灯になる等の無負荷状態になった場合(時刻t₃)には出力電圧V₂が上昇し、これによ

り、検出電圧 V_a も上昇してツェナー電圧 V_z に達してツェナーダイオード ZD_1 が導通しサイリスタ Th のゲートにトリガ信号が入力される（時刻 t_4 ）。その結果、サイリスタ Th がターンオンして直流電源 V によりリレー R_y に励磁電流が供給され、短絡回路 4 が作動されてノーマリオフ接点 r がオン（閉成）となるから、電流トランス 2 の中間タップ T_1 、 T_2 間が短絡され、電流トランス 2 の 2 次巻線 n_2 の両端間に高電圧が発生するのを防止でき、また、萬一人が無負荷状態の出力端（電流トランス 2 の 2 次側）に触れた場合にも電撃を受けることがなく、照明装置としての安全性を向上させることができる。

【0016】ここで、短絡回路 4 に用いられるノーマリオフ接点 r の耐圧は、放電灯 L_a の始動時の高電圧に耐え得る必要がある。したがって、ノーマリオフ接点 r の耐圧を V_r 、放電灯 L_a の始動電圧を V_s とすれば下式を満足するように決定すればよい。

$$V_r > V_s \cdot N_3 / (N_2 + N_3 + N_4)$$

例えば、 $V_s = 1.4 \text{ kV}$ 、 $N_2 = N_4$ 、 $N_2 : N_3 = 1 : 2$ とすれば、

$$V_r > 1400 / 2 = 700$$

となり、ノーマリオフ接点 r に必要な耐圧を従来例における耐圧の略半分の 700 V にまで下げることができる。すなわち、ノーマリオフ接点 r には従来より耐圧の低いものを用いることができるため、回路の小型化及びコストダウンを図ることができる。

【0017】（実施形態 2 ）図 4 は本発明の第 2 の実施形態を示す回路ブロック図である。本実施形態の基本的な構成は実施形態 1 と共通であるから、共通する部分には同一の符号を付して説明は省略し、本実施形態の特徴となる部分についてのみ説明する。すなわち、本実施形態における照明装置では、電流トランス 2 の 2 次巻線 n_2 に 3 つの中間タップ T_1 ～ T_3 を設けるとともに、両側の中間タップ T_1 、 T_3 にそれぞれダイオード D_1 、 D_2 のアノードを接続し、これらダイオード D_1 、 D_2 のカソード同士の接続点と残りの真中の中間タップ T_2 との間に短絡回路 11 が接続されている。ここで、中間タップ T_2 は他の中間タップ T_1 、 T_3 の中点に設けてある ($N_3 = N_4$)。なお、負荷検出回路 10 及び放電灯 L_a は 2 次巻線 n_2 の両端間に並列に接続されている。

【0018】図 5 は上記照明装置における負荷検出回路 10 等の要部を示す回路図である。負荷検出回路 10 の入力端には、一対のダイオード D_3 、 D_4 が接続されており、これらのダイオード D_3 、 D_4 によって負荷検出回路 10 への入力が半波整流されている。また、ダイオード D_3 、 D_4 のカソード・アノード間には抵抗 R_5 、 R_6 の直列回路と、フォトカプラ PC を構成する発光ダイオード L_D 及びトランジスタ Q_1 の直列回路とが互いに並列に接続されている。そして、抵抗 R_5 、 R_6 の接

続点とトランジスタ Q_1 のベースとが抵抗 R_7 及びツェナーダイオード ZD_2 を介して接続されている。なお、抵抗 R_6 にはコンデンサ C_1 が並列に接続されている。

【0019】一方、短絡回路 11 はフォトカプラ PC を構成するフォトトランジスタ PT と、トランス 6 とを備え、共通接続されたダイオード D_1 、 D_2 のカソードにフォトトランジスタ PT のコレクタ及びトランス 6 の 1 次側の一端が接続されている。このトランス 6 の 1 次側の他端には FET から成るスイッチング素子 Q_2 のドレンが接続されるとともに、スイッチング素子 Q_2 のソースは電流トランス 2 の 2 次巻線 n_2 の真中の中間タップ T_2 に接続されている。また、フォトトランジスタ PT のエミッタが抵抗 R_8 、 R_9 の直列回路を介してスイッチング素子 Q_2 のソースに接続され、この抵抗 R_8 、 R_9 の接続点とスイッチング素子 Q_2 のゲートとが抵抗 R_{10} を介して接続されている。さらに、トランス 6 の 2 次側の一端はダイオード D_5 を介して抵抗 R_8 、 R_9 の接続点に、他端はスイッチング素子 Q_2 のソースにそれぞれ接続されている。

【0020】次に、上記回路構成における動作について、図 6 のタイムチャートを参照しながら説明する。なお、図 6 (a) は電流トランス 2 の 2 次巻線 n_2 間の両端電圧すなわち電流トランス 2 の出力電圧 V_2 、同図 (b) はこの出力電圧 V_2 がダイオード D_3 、 D_4 にて半波整流された後の直流電圧を分圧した検出電圧 V_a 、同図 (c) はトランジスタ Q_1 のベース信号、同図 (d) はスイッチング素子 Q_2 のゲート信号をそれぞれ示している。

【0021】ここで、時刻 t_1 において始動を開始したとすると電流トランス 2 の出力電圧 V_2 は放電灯 L_a の始動に必要な高電圧まで上昇する。このとき、検出電圧 V_a はコンデンサ C_1 と分圧抵抗 R_5 の時定数により決まるカーブで上昇するため、出力電圧 V_2 に比較して検出電圧 V_a の上昇の仕方は緩やかとなる。そして、放電灯 L_a が始動すると出力電圧 V_2 は下降して放電灯 L_a を定常点灯させるための一定電圧となる（時刻 t_2 以後）。このとき、検出電圧 V_a はツェナー電圧 V_z にまで達しないためにトランジスタ Q_1 はオンせず、したがって、フォトカプラ PC もオンしないためにスイッチング素子 Q_2 はオフのままであり、放電灯 L_a は点灯状態を維持することになる。

【0022】一方、放電灯 L_a が電流トランス 2 の 2 次側から取り外されたり、放電灯 L_a の寿命によりフィラメントが断線して不点灯になる等の無負荷状態になった場合（時刻 t_3 ）には出力電圧 V_2 が上昇し、これにより、検出電圧 V_a も上昇してツェナー電圧 V_z に達してツェナーダイオード ZD_2 が導通し、トランジスタ Q_1 のベースに電流が供給されてトランジスタ Q_1 がオンとなる（時刻 t_4 ）。よって、フォトカプラ PC もオンと

なり、スイッチング素子 Q_2 のゲートに電流が供給され、スイッチング素子 Q_2 もオンする。その結果、電流トランス 2 の 2 次側の一部がダイオード D_1 、 D_2 、トランス 6 の 1 次側及びスイッチング素子 Q_2 によって短絡されることになり、電流トランス 2 の 2 次側に高電圧が発生するのを防止することができる。なお、短絡電流によってトランス 6 の 2 次側に誘起される電流がスイッチング素子 Q_2 のゲートに供給され、一旦オンしたスイッチング素子 Q_2 のオン状態が上記誘起電流により保持されるようになっている。

【0023】上述の本実施形態によれば、実施形態 1 に比較してリレー R_y 等を用いないことから回路構成の簡素化、小型化及びコストダウンを図ることができるという利点がある。

(実施形態 3) 図 7 は本発明の第 3 の実施形態を示す回路ブロック図である。本実施形態の基本的な構成は実施形態 2 と共通であるから、共通する部分には同一の符号を付して説明は省略し、本実施形態の特徴となる部分についてのみ説明する。すなわち、本実施形態における照明装置では、短絡回路 1 3 と並列に負荷検出回路 1 2 を設け、電流トランス 2 の 2 次巻線 n_2 に設けられた 3 つの中間タップ T_1 ～ T_3 から取り出した電圧により放電灯 L_a の状態を検出するようになっている。なお、電流トランス 2 の 2 次巻線 n_2 の両端及び各中間タップ T_1 ～ T_3 間の巻数比は、 $N_2 = N_5$ 、 $N_3 = N_4$ となっている。

【0024】図 8 は上記照明装置における負荷検出回路 1 2 等の要部を示す回路図である。短絡回路 1 3 は共通接続されたダイオード D_1 、 D_2 のカソードにトランス 6 の 1 次側の一端が接続され、このトランス 6 の 1 次側の他端には FET から成るスイッチング素子 Q_2 のドレンが接続されるとともに、スイッチング素子 Q_2 のソースは電流トランス 2 の 2 次巻線 n_2 の真中の中間タップ T_2 に接続されている。また、トランス 6 の 2 次側の一端はダイオード D_5 及び抵抗 R_{10} を介してスイッチング素子 Q_2 のゲートに、他端はスイッチング素子 Q_2 のソースにそれぞれ接続されている。

【0025】一方、負荷検出回路 1 2 は抵抗 R_{11} 、 R_{12} 、コンデンサ C_2 及びツェナーダイオード ZD_3 を具備し、電流トランス 2 の中間タップ T_2 と、共通接続されたダイオード D_1 、 D_2 のカソードとの間に抵抗 R_{11} 、 R_{12} の直列回路が短絡回路 1 3 と並列に接続され、抵抗 R_{11} 、 R_{12} の接続点にツェナーダイオード ZD_3 のカソード及びコンデンサ C_2 の一端が接続されるとともに、ツェナーダイオード ZD_3 のアノードが短絡回路 1 3 のダイオード D_5 と抵抗 R_{10} との接続点に接続されている。

【0026】次に、上記回路構成における動作について、図 9 のタイムチャートを参照しながら説明する。なお、図 9 (a) は電流トランス 2 の 2 次巻線 n_2 間の両

端電圧すなわち電流トランス 2 の出力電圧 V_2 、同図 (b) はこの出力電圧 V_2 がダイオード D_1 、 D_2 にて整流された後の直流電圧を分圧した検出電圧 V_a とツェナーダイオード ZD_3 のツェナー電圧 V_z 、同図 (c) はスイッチング素子 Q_2 のゲート信号をそれぞれ示している。

【0027】ここで、時刻 t_1 において始動を開始したとすると電流トランス 2 の出力電圧 V_2 は放電灯 L_a の始動に必要な高電圧まで上昇する。このとき、検出電圧 V_a はコンデンサ C_2 と分圧抵抗 R_{11} 、 R_{12} の時定数により決まるカーブで上昇するため、出力電圧 V_2 に比較して検出電圧 V_a の上昇の仕方は緩やかとなる。そして、放電灯 L_a が始動すると出力電圧 V_2 は下降して放電灯 L_a を定常点灯させるための一一定電圧となる(時刻 t_2 以降)。このとき、検出電圧 V_a はツェナー電圧 V_z にまで達しないためにスイッチング素子 Q_2 はオンせず、放電灯 L_a は点灯状態を維持することになる。

【0028】一方、放電灯 L_a が電流トランス 2 の 2 次側から取り外されたり、放電灯 L_a の寿命によりフィラメントが断線して不点灯になる等の無負荷状態になった場合(時刻 t_3)には出力電圧 V_2 が上昇し、これにより、検出電圧 V_a も上昇してツェナー電圧 V_z に達してツェナーダイオード ZD_3 が導通し、スイッチング素子 Q_2 のゲートに電流が供給されてスイッチング素子 Q_2 がオンする。その結果、電流トランス 2 の 2 次側の一部がダイオード D_1 、 D_2 、トランス 6 の 1 次側及びスイッチング素子 Q_2 によって短絡されることになり、電流トランス 2 の 2 次側に高電圧が発生するのを防止することができる。なお、短絡電流によってトランス 6 の 2 次側に誘起される電流がスイッチング素子 Q_2 のゲートに供給され、一旦オンしたスイッチング素子 Q_2 のオン状態が上記誘起電流により保持されるようになっている。

【0029】上述した本実施形態によれば、電流トランス 2 の中間タップ T_1 、 T_2 から取った出力によって負荷検出回路 1 2 により負荷検出を行っているため、負荷検出回路 1 2 を構成する回路素子に要求される耐圧を低下させることができ、このことによっても回路の小型化とコストダウンとが図れるものである。

(実施形態 4) 図 10 は本発明の第 4 の実施形態を示す回路ブロック図である。本実施形態の基本的な構成は実施形態 3 と共通であるから、共通する部分には同一の符号を付して説明は省略する。

【0030】図 10 に示すように、電流トランス 2 の 2 次巻線 n_2 の両端には放電灯 L_a のフィラメントの一端がそれぞれ接続され、各フィラメントの両端間にそれぞれコンデンサ C_3 、 C_4 が接続されるとともに、両フィラメント間にコンデンサ C_5 が接続されている。なお、電流トランス 2 の 2 次巻線 n_2 の両端及び各中間タップ T_1 ～ T_3 間の巻数比は、 $N_2 = N_5$ 、 $N_3 = N_4$ となっている。

【0031】短絡回路15は共通接続されたダイオードD₁、D₂のカソードにアノードが接続されたサイリスタSCRを備え、このサイリスタSCRのカソードは電流トランス2の2次巻線n₂の真中の中間タップT₂に接続されている。また、サイリスタSCRのゲート・カソード間には抵抗R₁₃が接続されるとともにゲートは抵抗R₁₄を介して後述する負荷検出回路14のダイアックQ₃に接続されている。

【0032】一方、電流トランス2の中間タップT₂とダイオードD₁、D₂のカソードとに接続された負荷検出回路14の入力端間にには、抵抗R₁₅、R₁₆の直列回路と、抵抗R₁₇、R₁₈の直列回路と、抵抗R₁₉、R₂₀の直列回路とが互いに並列に接続されている。抵抗R₁₅、R₁₆の接続点にはダイアックQ₃の一端と、トランジスタQ₄のコレクタとが接続されている。また、抵抗R₁₆に並列にこのトランジスタQ₄及びコンデンサC₆が接続され、トランジスタQ₄のベースが抵抗R₁₇、R₁₈の接続点に接続されている。さらに、これらの抵抗R₁₇、R₁₈の接続点にはトランジスタQ₅のコレクタが接続され、このトランジスタQ₅のベースが抵抗R₂₁及びツェナーダイオードZD₄を介して抵抗R₁₉、R₂₀の接続点に接続されている。トランジスタQ₅のベース・エミッタ間に抵抗R₂₂が接続され、抵抗R₂₀に並列にコンデンサC₇が接続されている。

【0033】次に、上記回路構成における動作について、図11のタイムチャートを参照しながら説明する。なお、図11(a)は電流トランス2の2次巻線n₂間の両端電圧すなわち電流トランス2の出力電圧V₂、同図(b)はこの出力電圧V₂がダイオードD₁、D₂にて整流された後の直流電圧を抵抗R₁₉、R₂₀により分圧した検出電圧V_aとツェナーダイオードZD₃のツェナーダイオードZD₃を介して抵抗R₁₉、R₂₀の接続点に接続されている。トランジスタQ₅のベース信号、同図(d)はトランジスタQ₄のベース信号、同図(e)は短絡回路15のサイリスタSCRのトリガ信号をそれぞれ示している。

【0034】ここで、時刻t₁において始動を開始したとすると電流トランス2の出力電圧V₂は放電灯L_aの始動に必要な高電圧まで上昇する。このとき、検出電圧V_aはコンデンサC₇と分圧抵抗R₁₉、R₂₀の時定数により決まるカーブで上昇するため、出力電圧V₂に比較して検出電圧V_aの上昇の仕方は緩やかとなる。そして、放電灯L_aが始動すると出力電圧V₂は下降して放電灯L_aを定常点灯させるための一定電圧となる(時刻t₂以降)。このとき、始動から定常点灯に至るまでの間(時刻t₁～t₂)には検出電圧V_aはツェナーダイオードZD₃を介して抵抗R₁₉、R₂₀の接続点に接続されたトランジスタQ₅はオンせず、したがって、トランジスタQ₄はオンのままであり、ダイアックQ₃がターンオンされないので短絡回路15のサイリスタSCRにもトリガ信号は印加されず、放電灯L_aは点灯状態を維持することになる。

【0035】一方、放電灯L_aが電流トランス2の2次側から取り外されたり、放電灯L_aの寿命によりフィラメントが断線して不点灯になる等の無負荷状態になった場合(時刻t₃)には出力電圧V₂が上昇し、これにより、検出電圧V_aも上昇してツェナーダイオードZD₃が導通し、トランジスタQ₅のベースに電流が供給されてトランジスタQ₅がオンとなる(時刻t₄)。よって、トランジスタQ₄がオフとなり、抵抗R₁₅、R₁₆の分圧電圧によってダイアックQ₃がターンオンされる。その結果、短絡回路15のサイリスタSCRのゲートにダイアックQ₃を介してトリガ信号が印加されてサイリスタSCRがターンオンするので、電流トランス2の2次側の一部がダイオードD₁、D₂、サイリスタSCRによって短絡されることになり、電流トランス2の2次側に高電圧が発生するのを防止することができる。なお、サイリスタSCRがターンオンすると抵抗R₁₅、R₁₆の直列回路の両端間に略短絡状態になるためにダイアックQ₃がターンオフしてサイリスタSCRのゲートに電流が供給されなくなるが、サイリスタSCRに供給される電流が全波整流された脈流の高周波電流であることから、サイリスタSCRのオン状態が上記高周波電流により維持されることになる。したがって、短絡回路15における短絡経路をオン・オフするスイッチ手段としてサイリスタSCRを用いれば、先に示した実施形態3における照明装置に比較してトランス6などの大型部品が必要でなくなり、照明装置の小型化を図ることができる。

【0036】ここで、短絡回路15に用いられるサイリスタSCRの耐圧は、放電灯L_aの始動時の高電圧に耐え得る必要があり、したがって、サイリスタSCRの耐圧をV_{sc}、放電灯L_aの始動電圧をV_sとすれば下式を満足するよう決定すればよい。例えば、V_{sc}=1.4kV、N₂=N₅、N₃=N₄、N₂:N₃=2:5とすれば、

$$V_{sc} > 1400 / 2 \cdot N_3 / (N_2 + N_3) = 500$$
となり、サイリスタSCRに必要な耐圧としては500V以上であればよく、回路の小型化及びコストダウンを図ることができる。

【0037】

【発明の効果】請求項1の発明は、定電流高周波電源と、この定電流高周波電源の出力端間に1次巻線が直列に接続された1乃至複数の電流トランスと、各電流トランスの2次巻線の両端間に接続された1乃至複数の放電灯と、各電流トランスの2次巻線に1乃至複数設けられた中間タップ同士あるいは中間タップと2次巻線の一端とを短絡する1乃至複数の短絡回路と、各電流トランスの2次側出力に基づいて負荷である放電灯の状態を検出する1乃至複数の負荷検出回路とを備え、各負荷検出回路にて無負荷を検出したときに対応する短絡回路を動作させて各電流トランスの2次巻線の一部を短絡して成る

ものであり、電流トランスの2次側に負荷である放電灯が接続されていないような無負荷状態のときには短絡回路にて電流トランスの2次側の一部を短絡させることで高電圧の発生を防止して無負荷時の安全性を向上することができ、しかも、正常な状態では短絡回路が電流トランスの2次巻線に設けられた中間タップ同士あるいは中間タップと2次巻線の一端との間に設けられていることから、放電灯の始動時において短絡回路に印加される電圧を始動に必要とする高電圧よりも低下させることができ、その結果、回路全体の小型化とコストダウンとを図ることができるという効果がある。

【0038】請求項2の発明は、各短絡回路の入力側に整流回路を設けるとともに、電流トランスの2次側短絡経路をオン、オフする直流スイッチ素子を短絡回路に具備したものであり、無負荷時には直流スイッチ素子がオフされることで電流トランスの2次側の一部が短絡されて高電圧の発生が防止され、しかも、直流スイッチ素子の耐圧は放電灯の始動電圧よりも低く抑えることができ、回路構成の簡素化とコストダウンとを図ることができるという効果がある。

【0039】請求項3の発明は、各負荷検出回路が、電流トランスの2次巻線の両端電圧を検出することで放電灯の状態を検出し、検出電圧が所定値以上のときに短絡回路を動作させて成るものであり、負荷検出回路の構成を簡素化して小型化とコストダウンとが図れるという効果がある。請求項4の発明は、各電流トランスの両端間に順に第1乃至第3の中間タップを設け、第1及び第3の中間タップにそれぞれダイオードのアノードを接続するとともにこれら2つのダイオードのカソード同士を短絡回路の入力側の一端に共通接続し、短絡回路の入力側の他端を第1及び第3の中間タップの中点に設けられた第2の中間タップに接続するとともに、第1及び第2の中間タップ間に短絡回路と並列に負荷検出回路を設けて成るものであり、負荷検出回路に印加される電圧も低下

させることができ、負荷検出回路に使用する回路素子の耐圧を低くすることができるという効果がある。

【0040】請求項5の発明は、短絡回路が具備する直流スイッチ素子としてサイリスタを用いたものであり、短絡状態を保持するための回路が必要でなくなり、小型化とコストダウンが図れるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す回路ブロック図である。

【図2】同上の要部を示す回路図である。

【図3】同上の動作を説明するためのタイムチャートである。

【図4】本発明の第2の実施形態を示す回路ブロック図である。

【図5】同上の要部を示す回路図である。

【図6】同上の動作を説明するためのタイムチャートである。

【図7】本発明の第3の実施形態を示す回路ブロック図である。

【図8】同上の要部を示す回路図である。

【図9】同上の動作を説明するためのタイムチャートである。

【図10】本発明の第4の実施形態を示す回路ブロック図である。

【図11】同上の動作を説明するためのタイムチャートである。

【図12】従来例を示す回路ブロック図である。

【符号の説明】

1 定電流高周波電源

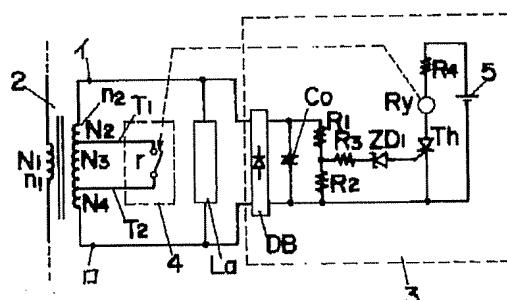
2 電流トランス

3 負荷検出回路

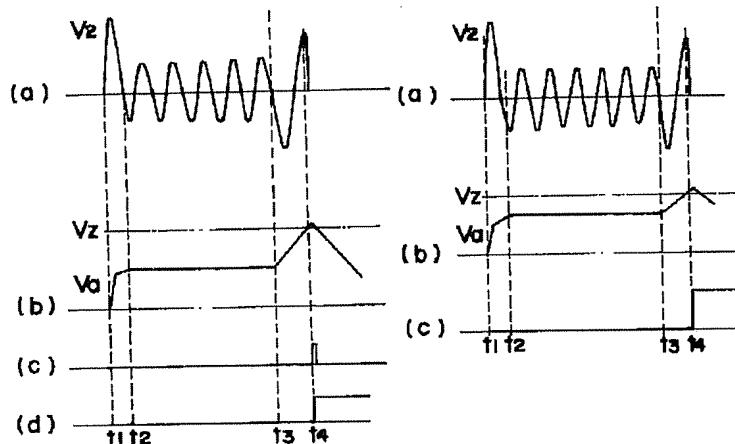
4 短絡回路

T₁, T₂ 中間タップ

【図2】

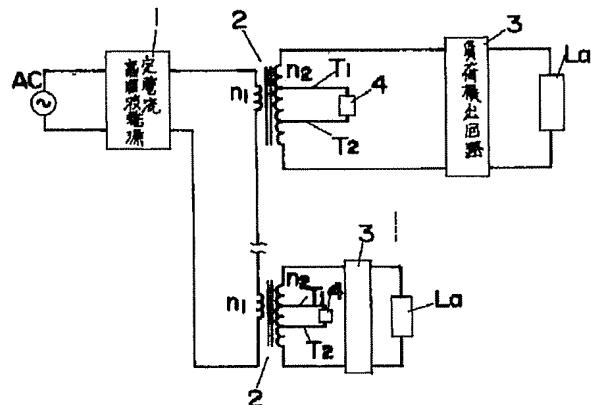


【図3】



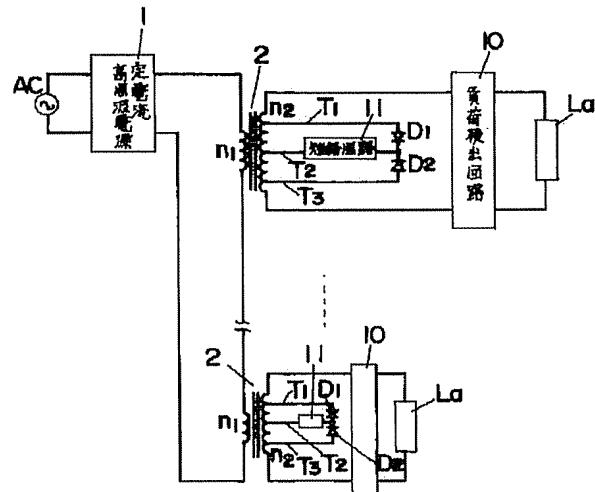
【図9】

【図1】



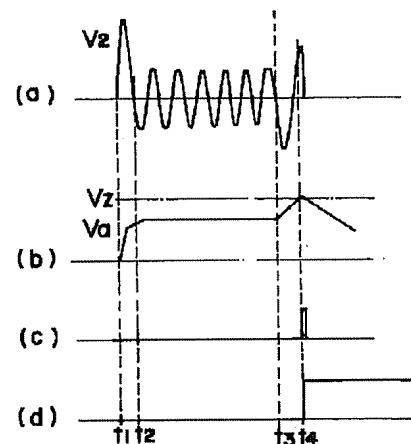
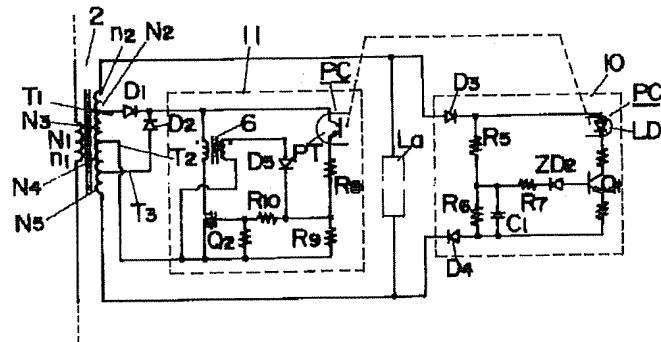
1 定電流高周波電源
 2 電流トランス
 3 負荷検出回路
 4 短絡回路
 T₁ T₂ 中間タップ

【図4】



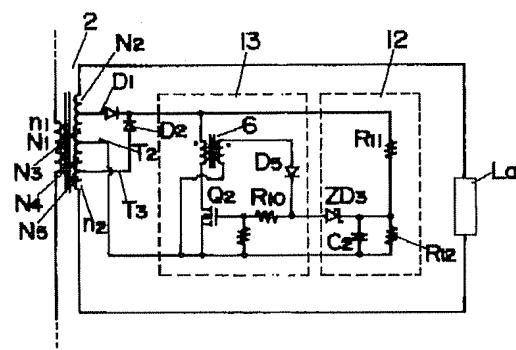
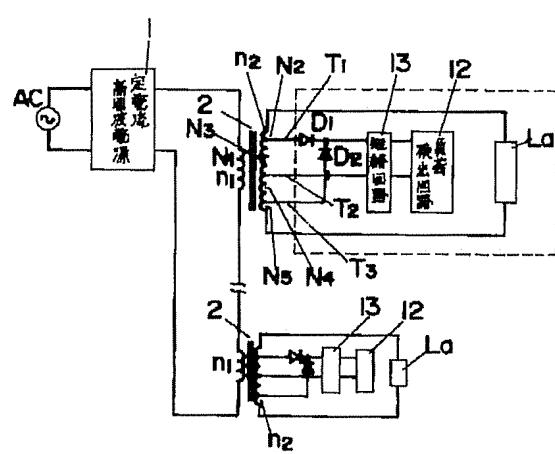
[图 6]

【図5】

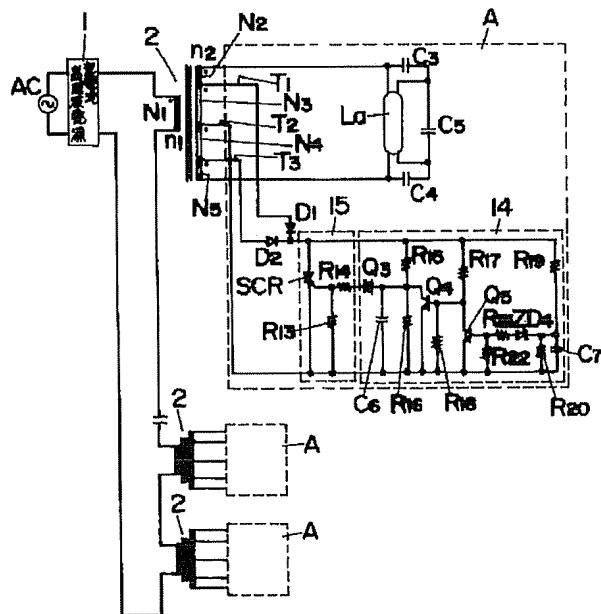


【図7】

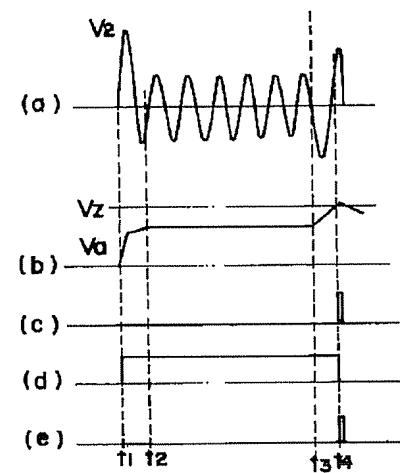
〔四八〕



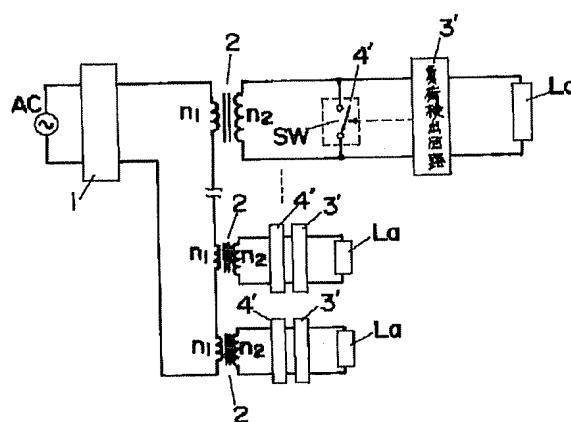
【図10】



【図11】



【図12】



フロントページの続き

(72) 発明者 一村 省互

大阪府門真市大字門真1048番地松下電工株
式会社内

(72) 発明者 工藤 康宏

大阪府門真市大字門真1048番地松下電工株
式会社内